

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
 - TEXT CUT OFF AT TOP, BOTTOM OR SIDES
 - FADED TEXT
 - ILLEGIBLE TEXT
 - SKEWED/SLANTED IMAGES
 - COLORED PHOTOS
 - BLACK OR VERY BLACK AND WHITE DARK PHOTOS
 - GRAY SCALE DOCUMENTS
-

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

(54) DISPLAY DEVICE

(11) Kokai No. 53-144297 (43) 12.15.1978 (19) JP

(21) Appl. No. 52-59256 (22) 5.20.1977

(71) MATSUSHITA DENKI SANGYO K.K.

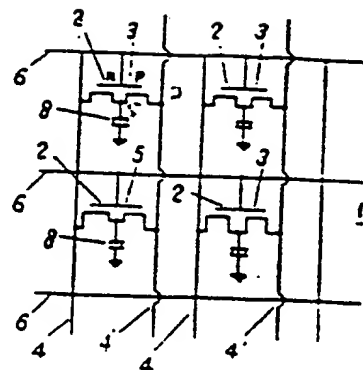
(72) KOUSHIROU MORI(1)

(52) JPC: 101E5;101E9;101E9;104G0;97(7)B4

(51) Int. Cl²: G09F9/30//G02F1/13,G06K15/18,G09F9/00

PURPOSE: To obtain a matrix-type display device which features a long active life as well as the high reliability, by driving the display medium distributed corresponding to each of the picture element electrodes disposed in a matrix formation with the AC electric field featuring the perfectly symmetrical waveforms.

CONSTITUTION: The nematic liquid crystal featuring the positive inductive anisotropy is held between two sheet of Pyrex substrate 1 to be used as display medium 8. The picture element circuits in which complementary FET's composed of n-type thin film transistor FET2 and p-type FET3 are combined with picture element electrode 5 on the picture element surface are distributed vertically and horizontally in the matrix formation of many units onto the substrate surface of one side. The other side surface of the substrate is covered entirely with transparent electrodes to be earthed. In such constitution, gate electrode 6 and 6' plus lease electrode 4 and 4' are provided on the plane of the FET circuit group at the position where these to function as the drain electrode of the complementary FET. Thus, the AC driving becomes possible.





93-2273
S.T.I.C., TRANSLATION BRANCH

日本国特許庁
公開特許公報

特許出願公開
昭53-144297

Int. Cl. ²	識別記号	記日本分類	庁内整理番号	公開	昭和53年(1978)12月15日
G 09 F 9:30		101 E 5	7013-54		
G 02 F 1:13		101 E 9	7129-54	発明の数	1
G 06 K 15:18		101 E 9	6750-51	審査請求	未請求
G 09 F 9:00		104 G 0	7348-23		
		97(7) B 1	2116-56		

(全 5 頁)

多表示装置

発明者 深井正一

門真市大字門真1006番地 松下
電器産業株式会社内

特 願 昭52-59256
出 願 昭52(1977)5月20日
発明者 森幸四郎

出 願 人 松下電器産業株式会社

門真市大字門真1006番地

門真市大字門真1006番地 松下
電器産業株式会社内

代理人 弁理士 中尾敏男 外1名

明 細 書

1. 発明の名称

表示装置

2. 特許請求の範囲

2枚の基板間に表示媒体を介在させてなる表示装置であつて、一方の前記基板上に、^{(注)電極を形成し、}前記電極を共通電極とすると共に前記電極を共通接続して相補的に接続されるn型およびp型の薄膜トランジスタとが複数個形成され、他方の前記基板上に、前記共通電極に対向した対向電極が形成されてなり、前記薄膜トランジスタの前記電極に交互に極性の異なる電界を印加することにより表示を行なうことを特徴とする表示装置。

3. 発明の詳細な説明

本発明は液晶やエレクトロミック材料を用いたマトリックス形の電気光学的な表示装置に関するものである。

マトリックス形の電気光学的な表示装置は、通常2枚の対向基板の間に電気光学的な表示媒体をはさみ、この表示媒体に電界を印加する手段を設け

て構成される。

こゝで用いられる表示媒体は、液晶素子、エレクトロミック素子、エレクトロミック素子あるいは電気放電形表示素子などの電気光学的素子を用いることができる。

一般にマトリックス表示装置を構成するには、表示媒体に選択的に電界を印加するため、X軸方向に伸びる複数のストライプ状電極を設けた基板と、Y軸方向に伸びる複数のストライプ状電極を設けた基板との間に表示媒体を設け、両対向電極の交点に選択的に電界を与えて、これらのマトリックス状に配列される点を集合して画像表示する場合と、少なくとも一方の基板にマトリックス状に配列した共通電極を設け、これらに選択的に電界を与え、点の集合によって画像表示する場合とがある。

本発明は、特に後者のマトリックス形の電気光学的な表示装置に関するものである。

従来、この種の表示装置においては、表示媒体を選択的に動作するため、マトリックス状に配列

いたため電圧電極と、CMOSトランジスタの構造で典型的な電圧トランジスタ(以下TFTと略す)などが採用されている。

ところで、CMOSトランジスタを各種素電極に対応してマトリクス状に配列する場合、用いる基板としては、シリコン基板を用いねばならず、この場合表示装置に与えることとなるものを得ず、またシリコン単結晶基板の製作上、現在の半導体の技術では、直径3~4インチ程度の狭い表示面積の基板しか入手しがたいなどの欠点を有している。

一方、TFTを各種素電極に対応してマトリクス状に配列する場合、用いる基板には、ガラス等を用うことができ、表示装置を安価に製作することが可能であり、また現在の蒸着技術の許せる程度の広い表示面積を有する表示装置を構成できるなどの利点を有している。ところが、従来、TFTをマトリクス駆動用素子に用いた表示装置は、 n 型あるいは p 型半導体素子の1種であるため、表示媒体を作動するのに、直接駆動に依しては、交流駆動する場合、TFTの特性の偏

差と、表示媒体に与えるが可能な交流電圧の制限とが問題となることがある。

ところで電圧電極の表示装置では、表示媒体を直接駆動あるいは変形が可能な交流駆動をする、と、電極の構成あるいは酸化層などの劣化あるいは表示媒体の劣化を促進し、表示装置の寿命を短くする原因となるので好ましくない。

本発明は、従来の係る欠点を克服した改良されたマトリクス形の電気光学的な表示装置を提供するものである。

すなわち、本発明の目的は、マトリクス状に配設された各種素電極に対応して置かれる表示媒体を、変形が完全に対称的な交流電界で駆動し、動作寿命に富んだ管理性の高いマトリクス形の電気光学的な表示装置を提供することにある。

本発明のマトリクス形の電気光学的な表示装置は、少なくとも一方の基板は透明であり、また少なくとも一方の基板上に単位素電極の複数からなる素電極群および前記素電極ごとに接続された n 型TFTと p 型TFTとから成る相補型

TFT回路素子群がマトリクス状に配列され、対向電極との間に置かれた電気光学的表示媒体を、前記 n 型TFTと p 型TFTに交互に極性の異なる電界を印加することにより、対称的な変形をもつ交流駆動をなすことを特徴とするものである。

本発明の表示装置において、一方の基板上にマトリクス状に配設される素電極群と相補型TFT回路素子群は、平面上で互いに重ならない位置に、相補型TFTを駆動するためのソース電極およびゲート電極が配設される。素電極は相補型TFTのドレイン電極としての役割をもち、対向電極との間に置かれた表示媒体に電界を印加する。ソース電極は n 型TFTと p 型TFTにそれぞれ別々接続され、ゲート電極は n 型TFTと p 型TFTに共通に接続される。同様に、ドレイン電極である素電極も n 型TFTと p 型TFTに共通に接続される。

ソース電極とゲート電極が重なりをもつ領域は、絶縁膜を介して電氣的に絶縁化される。

上述の回路構成において、ゲート電極にプ

スの電界を印加すると n 型TFTが作動し、この場合 p 型TFTは遮断状態となり、一方ゲート電極側にマイナスの電界を印加すると、 p 型TFTが作動し、この場合 n 型TFTは遮断状態となる。

対向電極をアース状態にしておくと、 n 型TFTが作動状態のとき、プラス電界がソース電極からドレイン電極に与えられ、対向電極に対してドレイン電極がプラスの電位となって、表示媒体に電界が印加され、一方、 p 型TFTが作動状態のとき、マイナス電界がソース電極からドレイン電極に与えられ、対向電極に対してドレイン電極がマイナスの電位となって表示媒体に電界が印加されることにより、表示媒体は、完全に変形が対称的な交流で駆動されることとなる。

以下実施例により本発明を図面を用いて更に詳述する。

(実施例1)

一実施例として、電気光学的な表示装置として、本発明を従来周知のツイスト型液晶表示装置に適用して構成した。

この表示装置は、2枚のバイレックスガラス基板の間に正の誘電率を有するマトリックス層を表示媒体としてはさんでいるが、一方の基板は、絶縁電極としてn型TFTとp型TFTでなる両電極型TFTとを組合せた絶縁回路を形成したマトリックス状に配列してあり、もう一方の基板は、主として透明電極を形成してアース電極した。

第1図は本発明の実施例における等価回路図を示し、第2図は第1図における一断面大図を示すもので、単位電極電極とこの駆動回路素子の等価回路図を示している。

第3図a～cはゲートの駆動波形と、これに対応するドレインの駆動波形の等価回路化と、ドレインの駆動波形に対応する電流の電子的透過率の等価回路化とを示している。

第1図、第2図において、同じ参照記号は、同様の素子を表わしており、1は、ガラス基板、2、3はそれぞれn型TFTおよびp型TFT、4、4'はソース電極、5は絶縁電極兼ドレイン電極、

6はゲート電極、7は絶縁層である、8は表示媒体である。

次に、本発明を施した表示装置の具体的な製造方法について述べる。

まず、表面研磨されたバイレックスガラス基板を真空中に表面洗浄する。次に上記基板1表面にアルミニウムを全面蒸着し、ホトエッチング法でライン状のソース電極4、4'とドレイン電極(絶縁電極に相当する)5とを形成する。

次に、マスクを設けてCdSeからなるn型半導体およびTからなるp型半導体を順次蒸着し、n型TFT2およびp型TFT3を形成する。次に、ソース電極、n型TFT、p型TFTを保護するように酸化シリコン等絶縁層7を蒸着し、次に、ゲート電極6としてライン状にアルミニウム線を設ける。ソース電極、ドレイン電極、ゲート電極としてはアルミニウムのほか、Au, Inなども用いられ、ドレイン電極としては、InOx, SnOxなどを主体とする金属酸化物を用いた透明電極を用いることもできる。

TFTを形成する半導体材料としては、n型としてCdSeのほか、CdS, PbS, PbSe, CdTeなどを、p型としてTのほか、InP, GaAsなどを用いることができる。絶縁層としてはSiO, SiO₂, Al₂O₃などを用いることができる。

これらの薄膜は、場合に応じて、真空蒸着法、化学的沈積法、ホトエッチング法などを利用して任意に形成できる。

上述の表示装置において、各素子の駆動について第3図a～cを用いて説明する。ゲート6にプラスの電界10(-V₁)なる電圧が印加されると、n型TFT2のソース電極4とドレイン電極5が導通して、ソース電圧11(+V₂)が、ドレイン電極1を介して表示媒体8に印加される。同様にして、ゲート6にマイナスの電界10'(-V₁)が印加されるとp型TFT3のソース4'からソース電圧11'(-V₂)が表示媒体8に印加される。従って表示媒体8の光透過率は第3図cの特性12、12'のように変化し、表示像を形成することなく光に透過した表示が行なえる。

このようにして、表示媒体8は、完全に対称的な波形をもつ交流駆動が行なわれる。

(実施例2)

第4図は本発明の他の実施例の等価回路図を示している。第5図は同実施例の断面大図であり、単位電極電極とこれを駆動するための回路素子の構成を示している。第6図a～cは、ゲートの駆動波形と、これに対応するドレインの駆動波形の等価回路化とドレインの駆動波形に対応する電流の電子的透過率の等価回路化とを示している。

この実施例で示すマトリックス形電気光学的表示装置は、実施例1で示した表示装置とは同様の構成を有しているものであり、同一動作に基いては説明を省略する。特に構成上相異なる点は、

表示媒体8に材料コンデンサ9を配置したことである。

このコンデンサ9は、図5aに示すように、絶縁層8の表面を通過するように誘電体反膜9を設ければよい。この誘電体反膜9は酸化イットリウム膜を設けたが、このほか、 SiO_2 、 SiO_2 、 Al_2O_3 などを用いることができる。

このコンデンサ9を配置することにより、表示装置にメモリー機能をもたせ、TFT2および3が非動作状態等においても表示媒体8に実質的に持続的に電圧が印加された状態を保持させるものである。

これにより、マトリックス表示における非同期駆動を容易にすることができる。

第6図a、bに示すように、増幅型TFT2のはたらきにより表示媒体8に完全に電気的に対称的な波形をもつ交流駆動を行なうとともに、第6図cに示すように、コンデンサ9のはたらきにより、絶縁層ドレイン電圧を取り去っても、持続的に電圧が印加される状態が保持されて冗過渡時間

が短くなり、表示装置をメモリー型にでき、マトリックス表示における非同期駆動を容易にすることができる。

一実施例として二発明の表示装置は、p型およびn型TFTを相補型に接続して得たものであるため、偏置を交流駆動しても駆動信号は非同期にならず、従って表示装置の寿命を一段と向上させることができ、表示装置の実用性を一層高めることができる。

4. 図面の簡単な説明

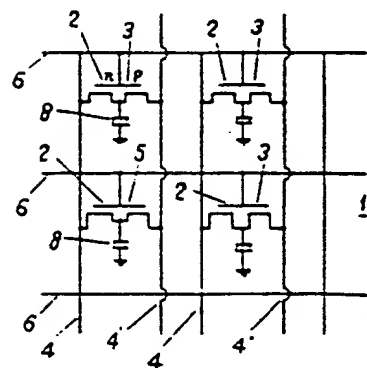
第1図は二発明の一実施例を示す等価回路図、第2図は同実施例の一部拡大平面図、第3図a～cは同実施例を駆動する際の信号波形図及び特性図、第4図は本発明の他の実施例を示す等価回路図、第5図は同実施例の一部拡大平面図、第6図a～cは同実施例を駆動する際の信号波形図及び特性図である。

1 …… ガラス基板、2 …… n型TFT、3 …… p型TFT、4、4' …… ソース電極、5 …… 絶縁層ドレイン電極、6 …… 電極、

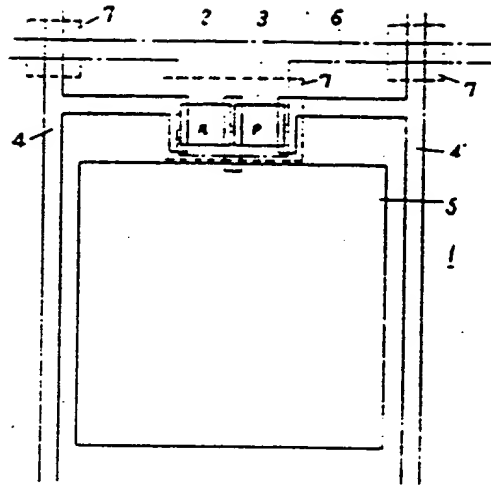
7 …… 絶縁絶縁性薄膜、8 …… 表示媒体、9 …… コンデンサ。

代理人の氏名 弁護士 中 尾 敏 男 ほか1名

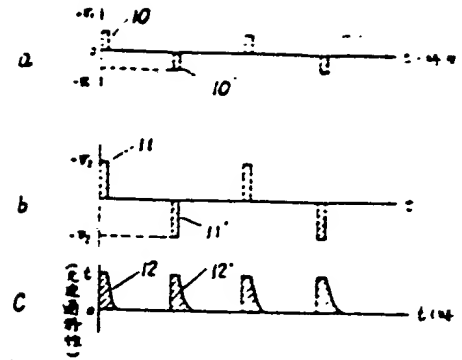
第 1 図



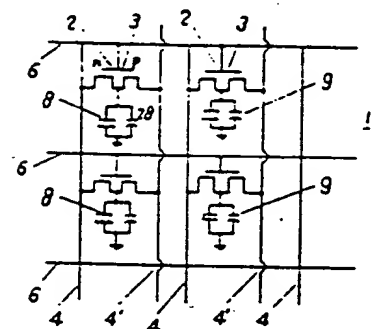
第 2 图



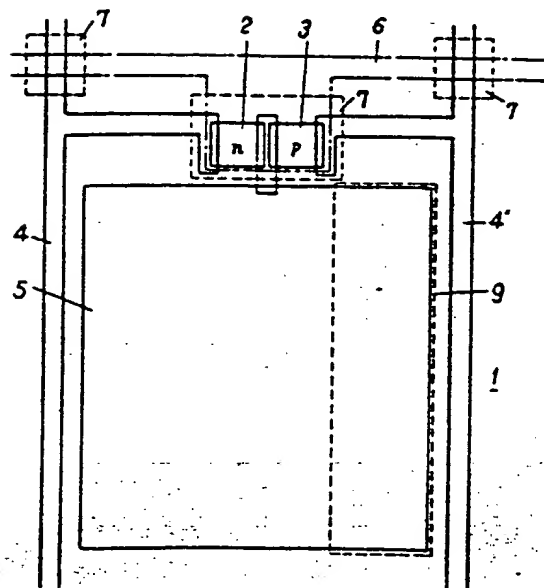
第 3 图



第 4 图



第 5 图



第 6 图

